

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 R 43/00	B	7161-5E		
H 0 1 L 23/12				
23/50	P	9272-4M		
	L	9272-4M		
		8617-4M		
			H 0 1 L 23/ 12	N
			審査請求 未請求	請求項の数 2(全 5 頁) 最終頁に続く

(21)出願番号 特願平4-25428

(22)出願日 平成4年(1992)2月12日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 岡田 芳嗣

東京都港区芝五丁目7番1号 日本電気株式会社内

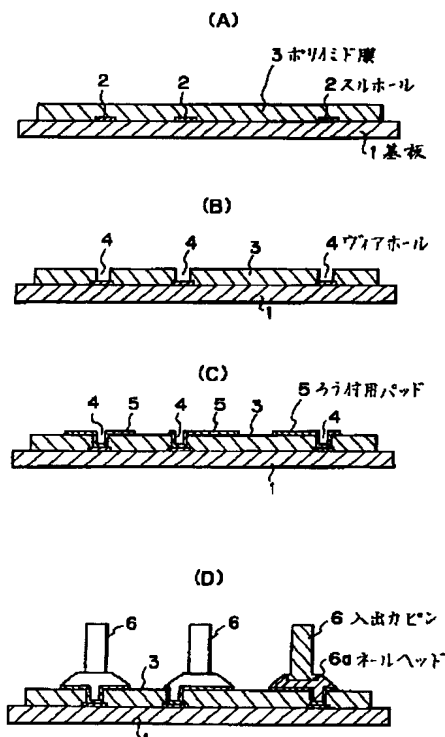
(74)代理人 弁理士 若林 忠

(54)【発明の名称】 セラミック多層配線基板の入出力ピンの形成方法

(57)【要約】

【目的】 スルホールの位置のばらつきを吸収するためのパッドを形成しなくてもスルホールと入出力ピンとを確実に導通させる。

【構成】 表面にスルホール2が設けられた、セラミックからなる基板1を焼成したのち、任意の基準点に対するスルホール2の位置を、座標データとして測定する。次いで、基板1の表面にポリイミド膜3を形成し、ポリイミド膜3のうち、前記測定された座標データ上の点を含む所定の部位をエッチングしてビアホール4を形成する。このことにより、スルホール2の位置がばらついていても、ビアホール4はスルホール2上に形成され、入出力ピン6とスルホール2とは確実に導通される。



【特許請求の範囲】

【請求項1】 表面にスルホールが設けられたセラミック基板を焼成したのち、前記セラミック基板の表面にポリイミド膜を形成し、次いで、前記ポリイミド膜の所定の部位にビアホールを形成し、前記ビアホールに、ろう付け用パッドを介して入出力ピンをろう付けする、セラミック多層配線基板の入出力ピンの形成方法において、

前記ポリイミド膜の形成前に、予め任意の基準点に対する前記スルホールの位置を座標データとして測定し、前記ポリイミド膜の形成後、前記ビアホールを、前記測定された座標データ上に形成することを特徴とする、セラミック多層配線基板の入出力ピンの形成方法。

【請求項2】 表面にスルホールが設けられたセラミック基板を焼成したのち、前記セラミック基板の表面にポリイミド膜を形成し、次いで、前記ポリイミド膜の所定の部位にビアホールを形成し、前記ビアホールに、ろう付け用パッドを介して入出力ピンをろう付けする、セラミック多層配線基板の入出力ピンの形成方法において、

前記ポリイミド膜の形成前に、予め任意の基準点に対する前記スルホールの位置を座標データとして測定し、ポリイミド膜の形成後、前記ポリイミド膜の表面にフォトレジスト膜を形成したのち、前記フォトレジスト膜のうち、前記測定された座標データ上のフォトレジスト膜を、直接描画装置を用いて露光し、現像して除去してから、前記ポリイミド膜のうち、前記フォトレジスト膜が除去された部位を除去してビアホールを形成し、ビアホールの形成後、前記現像時に除去されずに残ったフォトレジスト膜を除去することを特徴とする、セラミック多層配線基板の入出力ピンの形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、超大型コンピュータ等に用いられる高密度マルチチップパッケージのベースとなるセラミック多層配線基板の入出力ピンの形成方法に関する。

【0002】

【従来の技術】従来、入出力ピンが形成されたセラミック多層配線基板としては、図3に示すものが知られる。図3は、セラミック多層配線基板の断面図であり、以下、図3を参照して、従来のセラミック多層配線基板の入出力ピンの形成方法について説明する。

【0003】まず、表面にスルホール52が設けられた、セラミックからなる基板51を焼成し、さらに、スルホール52の上にパッド57を形成する。パッド57は、フォトリソグラフィを用いてパターンニングし、電解メッキ法により選択的にパッド形成予定部のみにメッキを析出させることで形成される。

【0004】次いで、パッド57が形成された基板51の表面にポリイミドワニス塗布し、所定の部位のみ光を透過するフォトマスクを用い、フォトリソグラフィ法により前記所定の部位にビアホールを有するポリイミド膜53を形成する。このポリイミド膜53が、入出力ピン56をろう付けする際の下地となる。

【0005】ポリイミド膜53の形成後、ポリイミド膜53のビアホール形成部に、スパッタリングによりろう付け用パッド55を形成し、ろう付け用パッド55の上に入出力ピン56をろう付けする。

【0006】

【発明が解決しようとする課題】しかしながら、上述した従来の入出力ピンの形成方法では、基板を焼成する際の基板の収縮のばらつきにより、スルホールの位置が、初期の位置に対してずれるとともに、基板毎でもばらつきが生じる。このため、所定の部位へのビアホールの形成時に、ビアホールが必ずしもスルホール上に形成されずとは限らず、ビアホールがスルホール上に形成されない場合には、入出力ピンがスルホールと導通しなくなってしまう。パッドは、このスルホールの位置のばらつきを吸収し、スルホールと入出力ピンとを確実に導通させるために形成されるものであるが、パッドを形成することにより製造工程が非常に煩雑になるという問題点があった。

【0007】本発明の目的は、スルホールの位置のばらつきを吸収するためのパッドを形成しなくても、スルホールと入出力ピンとを確実に導通させることができる、セラミック多層配線基板の入出力ピンの形成方法を提供することにある。

【0008】

【課題を解決するための手段】上記目的を達成するため本発明は、表面にスルホールが設けられたセラミック基板を焼成したのち、前記セラミック基板の表面にポリイミド膜を形成し、次いで、前記ポリイミド膜の所定の部位にビアホールを形成し、前記ビアホールに、ろう付け用パッドを介して入出力ピンをろう付けする、セラミック多層配線基板の入出力ピンの形成方法において、前記ポリイミド膜の形成前に、予め任意の基準点に対する前記スルホールの位置を座標データとして測定し、前記ポリイミド膜の形成後、前記ビアホールを、前記測定された座標データ上に形成することを特徴とする。

【0009】また、表面にスルホールが設けられたセラミック基板を焼成したのち、前記セラミック基板の表面にポリイミド膜を形成し、次いで、前記ポリイミド膜の所定の部位にビアホールを形成し、前記ビアホールに、ろう付け用パッドを介して入出力ピンをろう付けする、セラミック多層配線基板の入出力ピンの形成方法において、前記ポリイミド膜の形成前に、予め任意の基準点に対する前記スルホールの位置を座標データとして測定し、ポリイミド膜の形成後、前記ポリイミド膜の表面

10

20

30

40

50

にフォトリソ膜を形成したのち、前記フォトリソ膜のうち、前記測定された座標データ上のフォトリソ膜を、直接描画装置を用いて露光し、現像して除去してから、前記ポリイミド膜のうち、前記フォトリソ膜が除去された部位を除去してビアホールを形成し、ビアホールの形成後、前記現像時に除去されずに残ったフォトリソ膜を除去するものであってもよい。

【0010】

【作用】上記の通り構成された本発明では、ポリイミド膜の形成前に、予め任意の基準点に対するスルホールの位置を座標データとして測定し、ポリイミド膜の形成後、前記測定された座標データ上にビアホールを形成することで、セラミック基板の焼成時に、基板毎にスルホールの位置がばらついていても、ビアホールは確実にスルホール上に形成される。その結果、スルホールの位置のばらつきを吸収するためのパッドを形成する必要がなくなり、製造工程が簡略化される。

【0011】また、露光現像プロセスによってビアホールを形成する場合には、直接描画装置を用いることで、予め定められたパターンを有するマスクを用いる必要がなくなり、基板毎にスルホールの位置がばらついていても、ビアホールを確実にスルホール上に形成することが可能となる。

【0012】

【実施例】次に、本発明の実施例について図面を参照して説明する。

【0013】図1は、本発明の一実施例を説明するための、基板の断面図である。

【0014】まず、図1(A)に示すように、セラミックからなる基板1の表面にはスルホール2が設けられる。この基板1は、スルホール2が設けられた後に焼成されたものであり、焼成後の基板1の収縮のばらつきにより、焼成後のスルホール2の位置は、焼成前の位置に対してずれが発生しており、さらには基板毎でもばらつきがある。次に、基板1に対し、任意の点を基準としてスルホール2の中心位置を測定する。この測定には、例えば非接触の三次元測定器等が用いられ、測定データは座標データの形で磁気記憶媒体等に記憶させておく。スルホール2の中心位置の測定後、スルホール2を含む基板1の表面に、所定の厚さでポリイミドワニス塗布し、さらにこのポリイミドワニスを350～400℃程度の温度で硬化させて、ポリイミド膜3を形成する。ポリイミドワニスの塗布方法としては、スピコート法、ロールコート法、あるいはスプレーコート法等のいずれの方法でもよいが、スピコート法が最も一般的に用いられる。スピコート法によりポリイミドワニスを塗布する場合、基板1の回転条件は、ポリイミドワニスの塗布厚や粘度等より好適条件を設定する。

【0015】次いで、図1(B)に示すように、ポリイ

ミド膜3の表面のうち、前記記憶された座標データで示される点を中心とする所定の範囲を、エキシマレーザ装置にてエッチングし、ビアホール4を形成する。このときのレーザのパワーは0.8～1.0mJ/cm²程度であり、スルホール2が完全に露出するまでエッチングを行う。このように、予め測定された座標データ上の点をエッチングすることで、スルホール2の位置が、設計値に対してずれていたり基板毎にばらついていても、ビアホール4は確実にスルホール2上に形成される。

【0016】ビアホール4が形成されたら、図1

(C)に示すように、ポリイミド膜3の表面のうち、ビアホール4の形成部およびその周囲部に、ろう付け用パッド5を形成する。ろう付け用パッド5は、平面視円形状であり、その径は後述する入出力ピン6のネールヘッド6aの径よりも大きい。また、ろう付け用パッド5は、Ti、Cr、あるいはPd等の金属が組み合わされたものであり、厚さは数千～数万オングストロームの厚さに形成される。

【0017】ろう付け用パッド5の形成方法としては、基板1の表面に、前述の金属からなる金属薄膜をスパッタリング等により形成した後、感光性レジストを用いてろう付け用パッド5の形成予定部位をマスキングし、他の部位の金属薄膜をエッチングして、残った金属薄膜をろう付け用パッド5とする方法、もしくは、感光性レジストを用いてろう付け用パッド5の形成予定部位を除く部位をマスキングし、基板1の表面に、スパッタリング等により前述の金属からなる金属薄膜を形成した後、感光性レジストを除去し、その際に、感光性レジストとともにろう付け用パッド5の形成予定部位を除く部位の金属薄膜を除去して、残った金属薄膜をろう付け用パッド5とする方法、もしくは、ろう付け用パッド5の形成予定部位を除く部位をマスキングし、ろう付け用パッド5の形成予定部位のみに、スパッタリングにより金属薄膜(ろう付け用パッド5)を形成する方法等が用いられる。

【0018】最後に、図1(D)に示すように、ろう付け用パッド5の上に、入出力ピン6のネールヘッド6aをろう付けする。このとき、前述したように、ビアホール4はスルホール2の形成部に形成されているので、従来のようにスルホール2の位置のばらつきを吸収するためのパッドを形成しなくても、スルホール2と入出力ピン6とは確実に導通する。

【0019】次に、本発明の他の実施例について、図2を参照して説明する。図2は、本発明の一実施例を説明するための、基板の断面図である。

【0020】本実施例において、基板の表面にポリイミド膜を形成するまでの工程は、図1に示した実施例と同様であるので、その説明は省略し、逸れ以降の工程について説明する。

【0021】ポリイミド膜13の形成後、図2(A)に

示すように、ポリイミド膜 13 の表面にポジ型のフォトリソレジストを塗布し、乾燥させ、フォトリソレジスト膜 17 を形成する。

【0022】次いで、フォトリジスト膜17の表面のうち、予め記憶された座標データで示される点を中心とする所定の範囲を、不図示の直接描画装置にて露光し、アルカリ性の現像液で現像する。このことにより、フォトリジスト膜17とともにポリイミド膜13もエッチングされ、図2（B）に示すように、スルホール12上にヴィアホール14が形成される。

【0023】さらに、エッチングにより除去されずに残ったフォトリジスト膜17を、nメチル2ブタノン等の溶剤で剥離して図2（C）に示す状態とし、350～400℃の温度でワニス状態のポリイミド膜13を硬化させる。

【0024】そして、前述の実施例と同様にしろう付け用パッドを形成したのち、入出力ピンをしろう付ける。

【００２５】本実施例のように、露光現像プロセスによりビアホール１４を形成する場合には、直接描画装置 20 を用いることで、スルホール１２の位置が基板毎にばらついていても、確実にビアホール１４をスルホール１２上に形成することができる。

【0026】

【発明の効果】以上説明したように本発明は、ポリイミド膜の形成前に、予め任意の基準点に対するスルホール位置を座標データとして測定し、ポリイミド膜の形成後、前記測定された座標データ上にビアホールを形成することで、セラミック基板の焼成後にスルホール位置がばらついても、ビアホールは確実にスルホール上に形成されるので、スルホール位置のばらつきを吸収するためのパッドを形成する必要がなくなり、製造工程*

* を簡略化することができる。

【0027】また、露光現像プロセスによってビアホールを形成する場合には、直接描画装置を用いることで、予め定められたパターンを有するマスクを用いる必要がなくなるので、基板毎にスルホールの位置がばらついていても、ビアホールを確実にスルホール上に形成することができる。

【図面の簡単な説明】

【図1】本発明の、セラミック多層配線基板の入出力ピン10の形成方法の一実施例を説明するための図であり、同図（A）は、ポリイミド膜形成後の基板の断面図、同図（B）は、ビアホール形成後の基板の断面図、同図（C）は、ろう付け用パッド形成後の基板の断面図、同図（D）は、入出力ピンろう付け後の基板の断面図である。

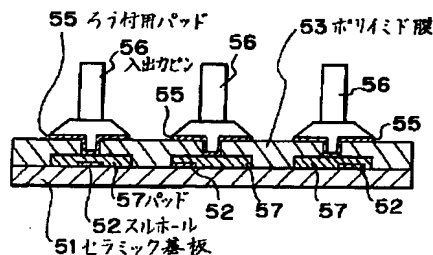
【図2】本発明の、セラミック多層配線基板の入出力ピンの形成方法の他の実施例を説明するための図であり、同図（A）は、フォトリソist膜形成後の基板の断面図、同図（B）は、ビアホール形成後の基板の断面図、同図（C）は、フォトリソist膜除去後の基板の断面図である。

【図3】従来のセラミック多層配線基板の断面図である。

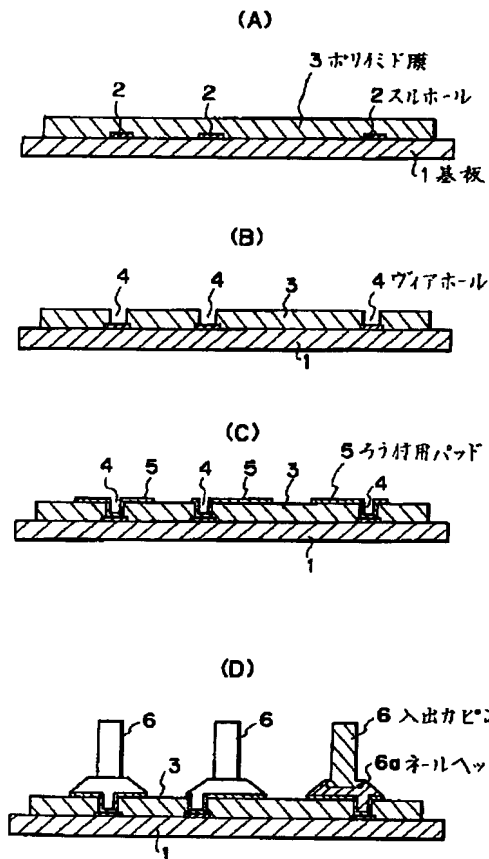
【符号の説明】

- | | |
|-------|----------|
| 1、1 1 | 基板 |
| 2、1 2 | スルホール |
| 3、1 3 | ポリイミド膜 |
| 4、1 4 | ヴィアホール |
| 5 | ろう付け用パッド |
| 6 | 入出力ピン |
| 6 a | ネールヘッド |
| 1 7 | フォトレジスト膜 |

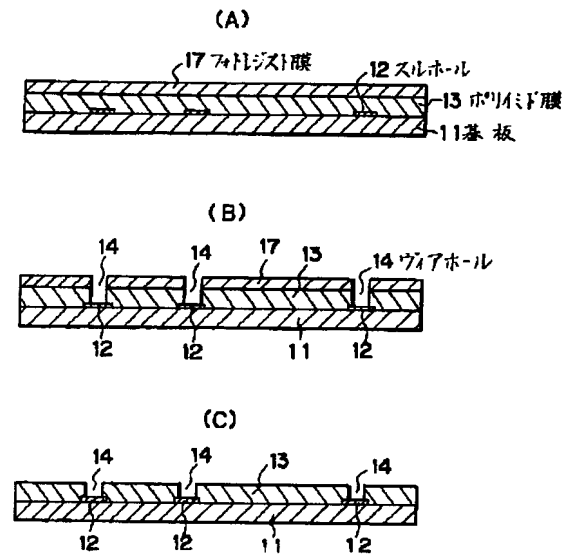
【図 3】



【図1】



【図2】



フロントページの続き

(51) Int. Cl. ⁵

H 0 5 K 3/46

// H 0 1 R 9/09

識別記号

庁内整理番号

F I

技術表示箇所

H 6921-4E

X 6921-4E

B 6901-5E